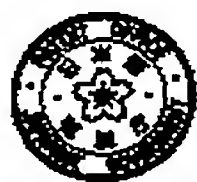


(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06004046 A**

(43) Date of publication of application: **14.01.94**

(51) Int. Cl.

G09G 3/36

G02F 1/133

G02F 1/133

(21) Application number: **04162820**

(22) Date of filing: **22.06.92**

(71) Applicant: **FUJITSU LTD**

(72) Inventor:
ITOKAZU MASASHI
HOSHIYA TAKAYUKI
MURAKAMI HIROSHI

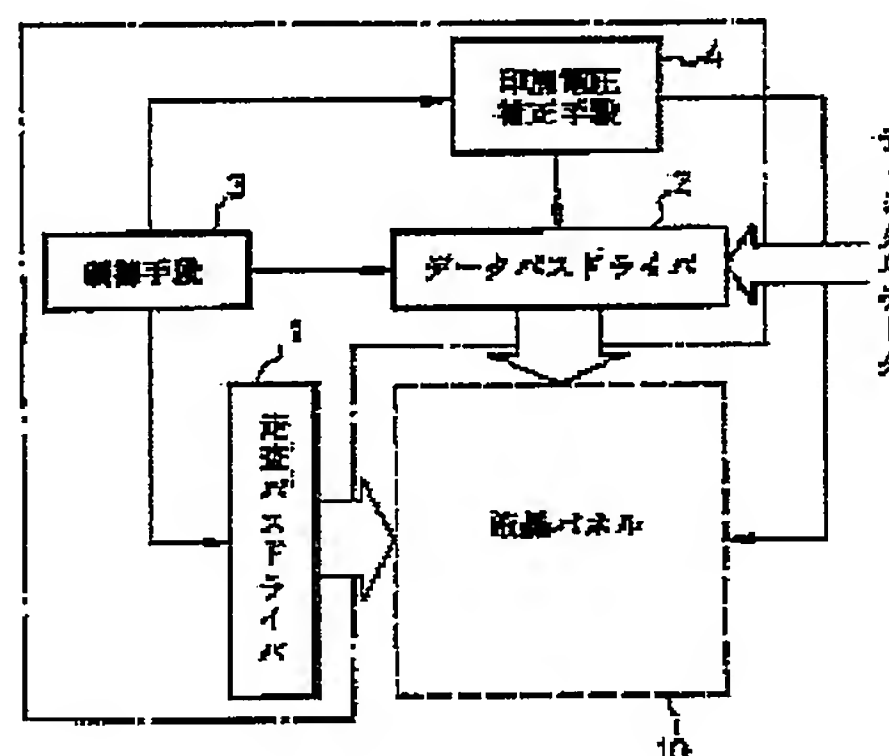
(54) **DRIVING CIRCUIT FOR ACTIVE MATRIX TYPE
LIQUID CRYSTAL PANEL**

COPYRIGHT: (C)1994,JPO&Japio

(57) Abstract:

PURPOSE: To provide such a driving circuit which enables the observation of correct gradation displays over the entire surface of the panel.

CONSTITUTION: This driving circuit for the active matrix type liquid crystal panel has a scanning bus driver 1 for impressing scanning signals successively to the scanning bus line of the liquid crystal panel 10, a data bus driver 2 for applying the gradation voltages corresponding to digital input data expressing multiple gradations to the data bus line of the liquid crystal panel 10 and a control means 3 for supplying control signals. The differences between the common voltage to be applied to the common electrode of the liquid crystal panel 10 and the gradation voltages are applied to the respective liquid crystal cells. The above-mentioned driving circuit is so constituted as to have an applied voltage correcting means 4 for changing the voltages to be applied to the liquid crystal cells according to the positions of the scanning bus line.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-4046

(43)公開日 平成 6 年(1994) 1 月14日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7319-5G		
G 0 2 F 1/133	5 5 0	9226-2K		
	5 7 5	9226-2K		

審査請求 未請求 請求項の数 9 (全 12 頁)

(21)出願番号 特願平4-162820

(22)出願日 平成 4 年(1992) 6 月22日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 糸数 昌史

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 星屋 隆之

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 村上 浩

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 青木 朗 (外 3 名)

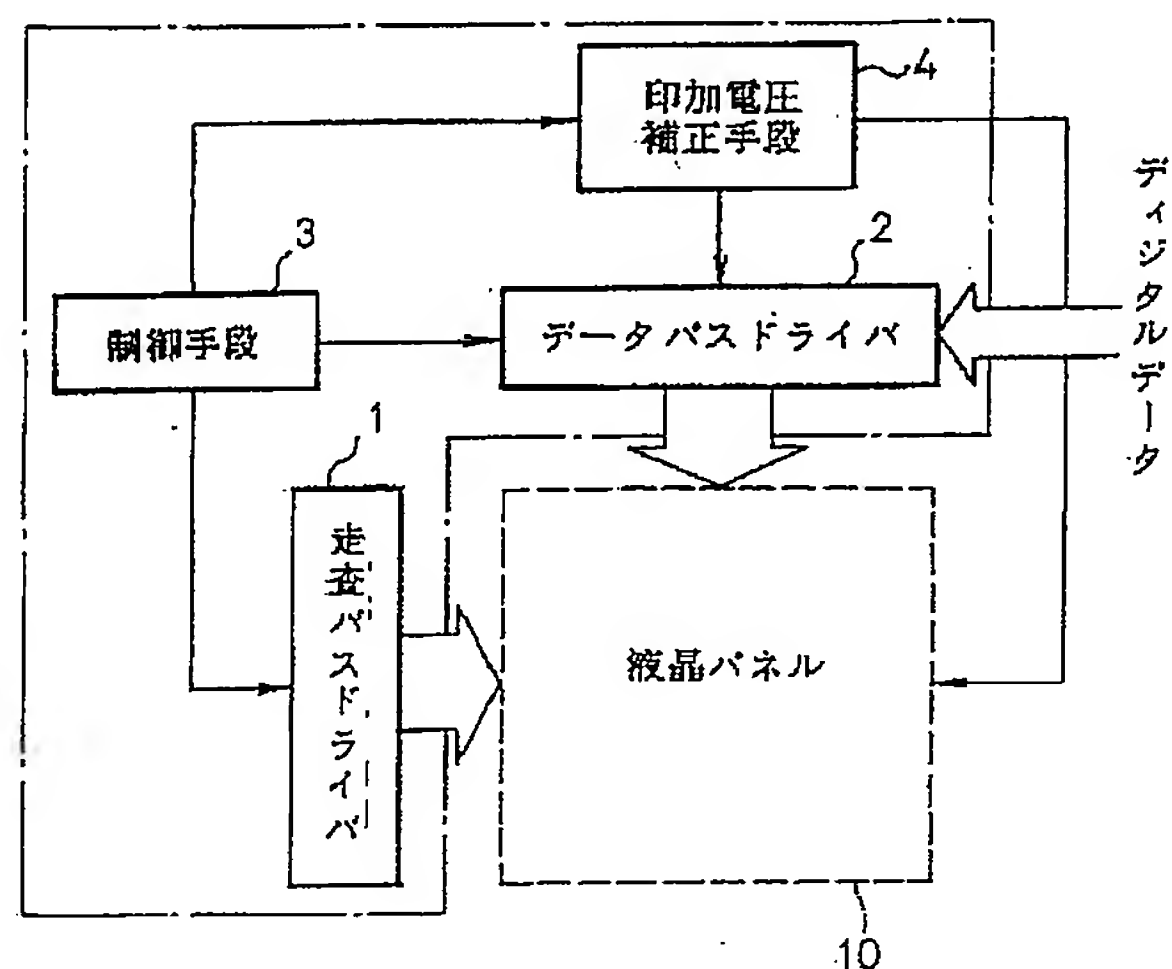
(54)【発明の名称】 アクティブマトリクス型液晶パネル用駆動回路

(57)【要約】

【目的】 本発明はアクティブマトリクス型液晶パネル用駆動回路に関し、パネル全面で正しい階調表示が観察できるような駆動回路の実現を目的とする。

【構成】 液晶パネル10の走査バスラインに順次走査信号を印加する走査バスドライバ1と、液晶パネル10のデータバスラインに多階調を表わすデジタル入力データに対応した階調電圧を印加するデータバスドライバ2と、制御信号を供給する制御手段3とを備え、液晶パネル10のコモン電極に印加されるコモン電圧と階調電圧との差が各液晶セルに印加されるアクティブマトリクス型液晶パネル用駆動回路において、液晶セルに印加される電圧を走査バスラインの位置に応じて変化させる印加電圧補正手段4を備えるように構成する。

本発明の原理構成図



1

【特許請求の範囲】

【請求項 1】 液晶パネル（10）の走査バスラインに順次走査信号を印加する走査バスドライバ（1）と、前記液晶パネル（10）のデータバスラインに多階調を表わすデジタル入力データに対応した階調電圧を印加するデータバスドライバ（2）と、前記走査バスドライバ（1）及び前記データバスドライバ（2）に制御信号を供給する制御手段（3）とを備え、前記液晶パネル（10）のコモン電極に印加されるコモン電圧と前記階調電圧との差が順次各液晶セルの電極間に印加されるアクティブマトリクス型液晶表示パネル用駆動回路において、前記液晶セルの電極間に印加される電圧を、前記走査バスラインの位置に応じて変化させる印加電圧補正手段（4）を備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 2】 請求項 1 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記印加電圧補正手段（4）は、前記階調電圧を前記走査バスラインの位置に応じて変化させることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 3】 請求項 1 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記印加電圧補正手段（4）は、前記コモン電圧を前記走査バスラインの位置に応じて変化させることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 4】 請求項 1 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記印加電圧補正手段（4）は、前記走査バスラインの走査位置を算出する走査位置算出手段（55）と、前記走査位置算出手段（55）の算出した走査位置に応じて、前記階調電圧を補正した補正階調電圧を出力する階調電圧出力部（56）と、前記走査位置算出手段（55）の算出した走査位置に応じて、前記コモン電圧を補正した補正コモン電圧を出力するコモン電圧出力部（57）とを備え、前記走査バスラインの走査位置に応じて前記階調電圧と前記コモン電圧の両方を変化させることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 5】 請求項 4 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記階調電圧出力部（56）は、各階調の前記補正階調電圧を前記走査バスラインの位置毎にデジタルデータとして記憶した階調電圧補正データ記憶手段（561）と、該階調電圧補正データ記憶手段（561）から出力されたデジタル信号の補正階調電圧をアナログ信号に変換する階調 D/A 変換部（562）と、該階調 D/A 変換部（562）の出力を前記データバスドライバ（2）に出力インピーダンスを小さくして出力する階調電圧出

2

力回路（563）とを備え、

前記コモン電圧出力部（57）は、前記補正コモン電圧を前記走査バスラインの位置毎にデジタルデータとして記憶したコモン電圧補正データ記憶手段（571）と、該コモン電圧補正データ記憶手段（571）から出力されたデジタル信号の補正コモン電圧をアナログ信号に変換するコモン D/A 変換部（572）と、該コモン D/A 変換部（572）の出力を前記コモン電極に出力インピーダンスを小さくして出力するコモン電圧出力回路（573）とを備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 6】 請求項 5 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記階調電圧補正データ記憶手段（661）は一部の階調の補正階調電圧のみを記憶し、前記階調電圧出力部は、前記階調 D/A 変換部（662）から出力された補正階調電圧を抵抗分圧して全階調の補正階調電圧を生成する抵抗分圧部（664）を備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 7】 請求項 5 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記階調電圧補正データ記憶手段（761）は全階調の上位半分又は下位半分の補正階調電圧のみを記憶し、前記階調電圧出力部は、前記階調 D/A 変換部（762）から出力された補正階調電圧を所定の基準電圧に対して反転してもう一方の側の階調に対応する補正階調電圧を生成する反転部（765）を備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 8】 請求項 5 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記階調電圧補正データ記憶手段（861）は、全階調の上位半分又は下位半分のうちの一部の補正階調電圧のみを記憶し、前記階調電圧出力部は、前記階調 D/A 変換部（862）から出力された補正階調電圧を抵抗分圧して半分の補正階調電圧を生成する抵抗分圧部（866）と、該抵抗分圧部（866）の出力を所定の基準電圧に対して反転して全階調の補正階調電圧を生成する反転部（867）とを備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【請求項 9】 請求項 5 に記載のアクティブマトリクス型液晶パネル用駆動回路であって、前記階調電圧補正データ記憶手段（961）は、全階調の上位半分又は下位半分のうちの一部の補正階調電圧のみを記憶し、前記階調電圧出力部は、前記階調 D/A 変換部（962）から出力された補正階調電圧を反転してもう一方の端の補正階調電圧を生成する反転部（968）と、両端の補正階調電圧を抵抗分圧して全階調の補正階調電圧を生成する抵抗分圧部（969）とを備えることを特徴とするアクティブマトリクス型液晶パネル用駆動回路。

【発明の詳細な説明】

50

【0001】

【産業上の利用分野】本発明は、薄膜トランジスタ（TFT）アレイを有するアクティブマトリクス型液晶パネルのデータバスラインにデータバスドライバを介して多階調の映像信号を供給し、液晶を駆動する液晶パネル用駆動回路に関し、特に液晶パネル上の位置によって視角が異なることに起因する表示強度の差を生じないアクティブマトリクス型液晶パネル用駆動回路に関する。

【0002】

【従来の技術】液晶パネルで多階調表示を行なうには、各液晶セルに階調に応じた電圧を印加することで行なう。従来、この種のTFTアレイからなるアクティブマトリクス液晶パネルのデータラインの駆動にデジタルデータドライバを用いた駆動回路として、例えば第16図に示すようなものが知られている。第16図において、1600は駆動回路の駆動対象である液晶パネルであり、液晶パネル1600を形成する一方の基板には、複数の走査バスライン1611と複数データバスライン1612とが垂直に交差するように形成され、その交差点に対応してTFT1614と各液晶セルの表示電極1615とが形成されている。もう一方の基板にはコモン電極1613が形成されており、表示電極1615とコモン電極1613との間に電圧を印加することにより、その間の液晶の状態が変化し、表示が変化する。TFT1614のゲートは走査バスライン1611に接続され、ソースとドレインはデータバスライン1612と表示電極1615に接続されている。走査バスライン1611に走査信号が印加された時にTFT1614がオン状態になり、データバスラインの電圧が表示電極1615に印加される。

【0003】1601は走査バスドライバであり、上記の走査バスライン1611に走査信号を印加する。1602はデータバスドライバであり、上記のデータバスライン1612に表示する階調に対応した階調電圧を印加する。1603は制御信号を発生する制御部であり、走査信号に対応する水平同期信号（ H_{sync} ）や垂直同期信号（ V_{sync} ）、クロック信号等を発生する。1604はコモン電圧出力部であり、液晶表示パネル1600の一方の基板に形成されたコモン電極1613にコモン電圧を印加する。

【0004】1605は階調電圧出力部であり、データバスライン1612に印加する階調段階と同数の種類の階調電圧を生成する。液晶には交互に逆極性の電圧を印加する必要がある、階調電圧出力部1605は制御部1603からの極性信号に従って逆極性の電圧を発生させ、データバスドライバ1602へ出力する。1607はパソコンであり、この液晶表示装置で表示する多階調表示データを発生し、ビデオ信号と同様のアナログ信号として出力する。1608はこのアナログ信号をデジタル信号に変換する画像アナログ-デジタル（A/D）

D）変換部1608であり、ラッチ部1609は制御部1603からのクロック信号に応じて画像A/D変換部1608からのデジタル信号を取り込み、データバスドライバ1602に出力する。

【0005】パソコン1607からの画像信号は画像A/D変換部1608で多ビットのデジタルデータに変換された後、ラッチ部1609でラッチされ、更にデータバスドライバ1602は内部にもつ1水平ライン分のラッチ回路において、入力される画像データのラッチ場所をクロック信号に従ってシフトさせ、表示する1水平ライン分の画像データが完成すると内部にもつ別のラッチ回路に保持する。そして保持された各データバスライン毎の画像データに従って階調電圧出力部1605からの階調電圧を選択し、各データバスラインに印加する。この状態で走査バスラインのいずれかに走査信号が印加され、その走査バスラインに属する液晶セルに対応するデータバスラインの電圧が印加される。

【0006】コモン電極に印加するコモン電圧は、コモン反転方式と呼ばれるフィールドサイクル毎に交互に所定の二値の間で変化する場合と、一定の場合がある。図17はノーマリーホワイトの液晶パネルの場合を例として、これを説明するための図であり、図16の液晶表示装置における階調電圧とコモン電圧の変化例を示している。図17の（a）はコモン反転時を示し、図17の（b）はコモン一定時を示しており、どちらにおいても実線はコモン電圧を、破線は黒表示の階調電圧を、一点鎖線は白表示の階調電圧を示している。

【0007】図17の（a）に示すように、コモン反転時にはコモン電圧が図示のように変化するため、図16のコモン電圧出力部は制御部1603からの極性信号によってフィールド毎に電圧を変化させる。図17の（b）のようにコモン一定の場合には、通常コモン電極1613はアースに接続されるためコモン電圧出力部1604は必要としない。しかし後述するようにコモン一定の方式でも、本発明を適用して走査位置に応じてコモン電圧を変化させる時には、コモン電圧出力部1604は必要である。

【0008】いずれにしろ、液晶セルに印加される各階調電圧は、フィールド電圧変調法などの多階調駆動を目的とした駆動方法においてフィールド毎に変えることはあったが、第16図に示す構成からも判るように、その極性を無視して1フィールド内で見れば一定であった。コモン電圧にも同様なことが言える。

【0009】

【発明が解決しようとする課題】液晶は見る角度（視角）によって透過率特性が変化することが知られている。液晶パネル上の位置と視角を表現する方法として、図18に示すような方法が使用される。この方法は、液晶パネル1800上の位置を、その位置と中心Cを結ぶ

直線が右水平線となす角度 θ と、観察点Oとその位置を結ぶ直線が液晶パネル1800の鉛直線となす角度 ϕ で表わすものである。すなわち液晶パネル上の上下位置はそれぞれ、 $\theta_1 = 90^\circ$ と $\theta_2 = 270^\circ$ で表わされる。その時の視角 ϕ は、図示の通り観察点Oとパネルとの距離Lと、その位置のパネル中心Cとの距離Lによって次式のように表わされる。

【0010】

【数1】

$$\phi = \tan^{-1} H/L$$

【0011】図19は、ある液晶パネルにおける視角特性を示す図であり、垂直方向に対する特性と、視角 ϕ が 30° の時の上下位置における特性を示している。左右方向の位置に対する視角特性も問題ではあるが、上下方向に比べて影響が小さいため、ここでは上下方向のみを対象とする。図19より、同じ表示輝度を得るためには上側位置程大きな液晶セル印加電圧が必要であることがわかる。例えば上下位置の視角 ϕ が 30° となる位置から液晶パネルを見る時に、2.5Vの電圧を印加すると、上側の位置では白が表示され、中央は中間調が表示され、下側の位置では黒が表示されることになる。

【0012】上記のような視角特性の影響は、白黒の二値表示であれば白表示と黒表示で印加電圧の差を大きくすることにより防止できる。しかし階調表示を行なう場合には段階的に印加電圧を変化させる必要があり、上記のような視角特性に起因する表示輝度の変化のために、表示領域全面で正しい階調表示が観察できないという問題が生じていた。

【0013】本発明は上記問題点に鑑みてなされたものであり、アクティブマトリクス型液晶パネルで多階調表示をする時にも、全表示領域で正しい階調表示が観察できるような駆動回路の実現を目的とする。

【0014】

【課題を解決するための手段】図1は、本発明のアクティブマトリクス型液晶パネル用駆動回路の原理構成図である。図1において、10は本発明の駆動回路の駆動対象であるアクティブマトリクス型液晶パネルであり、走査バスラインに走査信号が印加された時にコモン電極に印加されるコモン電圧とデータバスラインに印加される階調電圧との差がその走査バスラインに属する液晶セルの電極間に印加される。1は走査バスドライバであり、液晶パネル10の走査バスラインに順次走査信号を印加する。2はデータバスドライバであり、液晶パネル10のデータバスラインに多階調を表わすデジタル入力データに対応した階調電圧を印加する。3は制御手段であり、走査バスドライバ1及びデータバスドライバ2及び印加電圧補正手段4に制御信号を供給する。

【0015】本発明の駆動回路は、上記の走査バスドライバ1と、データバスドライバ2と、制御手段3とを備えるが、上記目的に達成するため印加電圧補正手段4を

備える。印加電圧補正手段4は、液晶セルの電極間に印加される電圧を、走査バスラインの位置に応じて変化させる。印加電圧補正手段4は、階調電圧、又はコモン電圧、又はその両方を変化させることにより、液晶セルの電極間に印加される電圧を変化させる。

【0016】図5は、印加電圧補正手段4が階調電圧とコモン電圧の両方を変化させる時の印加電圧補正手段4の構成を示す図であり、請求項4及び5に対応する。請求項4に記載の駆動回路では、印加電圧補正手段が走査位置算出手段55と、階調電圧出力部56と、コモン電圧出力部57とを備える。階調電圧出力部56とコモン電圧出力部57は、図中に破線で示した部分である。走査位置算出手段55は走査バスラインのうち走査信号が印加される走査位置を算出する。階調電圧出力部56及びコモン電圧出力部57は、走査位置算出手段55の算出した走査位置に応じて、それぞれ階調電圧を補正した補正階調電圧とコモン電圧を補正した補正コモン電圧を出力する。

【0017】図5において、参照番号561から563及び571から573で示す部分は、それぞれ階調電圧出力部56とコモン電圧出力部57の第一の態様を示す請求項5に対応する図である。図示のように、階調電圧出力部56は、各階調の補正階調電圧を走査バスラインの位置毎にデジタルデータとして記憶した階調電圧補正データ記憶手段561と、補正階調電圧をアナログ信号に変換する階調D/A変換部562と、階調D/A変換部562の出力を図1のデータバスドライバ2に出力する階調電圧出力回路563とを備える。そしてコモン電圧出力部57は、補正コモン電圧を走査バスラインの位置毎にデジタルデータとして記憶したコモン電圧補正データ記憶手段571と、補正コモン電圧をアナログ信号に変換するコモンD/A変換部572と、その出力をコモン電極に出力するコモン電圧出力回路573とを備える。

【0018】請求項6から9は、請求項5に記載の駆動回路において、階調電圧出力部の回路構成を簡略化するための態様であり、図6から図9にそれぞれの基本構成を示す。図6に示す階調電圧出力部の第二の基本構成においては、階調電圧補正データ記憶手段661は一部の階調の補正階調電圧のみを記憶している。そして階調電圧出力部は、階調D/A変換部662と階調電圧出力回路663との間に抵抗分圧部664を備える。この抵抗分圧部664は、階調D/A変換部662から出力された補正階調電圧を抵抗分圧して全階調の補正階調電圧を生成する。

【0019】図7に示す階調電圧出力部の第三の基本構成においては、階調電圧補正データ記憶手段761は全階調の上位半分又は下位半分の補正階調電圧のみを記憶している。そして階調電圧出力部は、階調D/A変換部762と階調電圧出力回路763との間に反転部765

を備える。この反転部765は、階調D/A変換部762から出力された補正階調電圧を適当な基準電圧に対して極性を反転して、全階調の補正階調電圧を生成する。

【0020】図8に示す階調電圧出力部の第四の基本構成においては、階調電圧補正データ記憶手段861は全階調の上位半分又は下位半分のうちの一部の補正階調電圧のみを記憶している。そして階調電圧出力部は、階調D/A変換部862と階調電圧出力回路863との間に抵抗分圧部866と反転部867を備える。この抵抗分圧部866は、階調D/A変換部862から出力された補正階調電圧を抵抗分圧して、上位半分又は下位半分の補正階調電圧を生成する。そして反転部867が半分の補正階調電圧をある基準電圧に対して反転して、全階調の補正階調電圧を生成する。

【0021】図9に示す階調電圧出力部の第五の基本構成においては、階調電圧補正データ記憶手段961は全階調の上位半分又は下位半分のうちの一部の補正階調電圧のみを記憶している。そして階調電圧出力部は、階調D/A変換部962と階調電圧出力回路963との間に反転部968と抵抗分圧部969を備える。反転部968は階調D/A変換部962から出力された補正階調電圧をある基準電圧に対して反転して、一部ではあるが全階調範囲の補正階調電圧を生成する。抵抗分圧部969は、この補正階調電圧を抵抗分圧して全階調の補正階調電圧を生成する。

【0022】

【作用】液晶パネルは視角特性を有するが、視点が液晶パネルの中心の鉛直線上にあるとして、上下方向の位置で所定の黒表示、中間調表示、及び白表示を行なうのに必要な液晶セル印加電圧の変化を示したのが図2のグラフである。図2の横軸は上下位置に対応する視角であり、右側が上側位置であり、左側が下側位置である。視角の変化にかかわらず正確な階調表示を行なうためには、画面の上下位置に応じて図2のグラフに従って液晶セル印加電圧を補正すればよい。

【0023】そこで、図1の印加電圧補正手段4は図2のグラフに従って走査バスラインの走査位置に応じて液晶セルの電極間への印加電圧を補正する。これにより液晶パネルの全面で正確な階調表示の観察が可能になる。液晶セルへの印加電圧の変化は、データバスラインに印加する階調電圧、又はコモン電圧、又はその両方を変化させることにより実現できる。図3は、コモン電極をアースに接続し、コモン電圧が0Vで常に一定とした時の視角に対する階調電圧の変化を示している。図3では黒表示と白表示、更に一種類の中間調表示の時の階調電圧の変化のみを示しているが、他の中間調に対する階調電圧も同様である。従って、印加電圧補正手段4は図3のグラフに従って走査バスラインの位置毎に階調電圧を変化させて補正する。

【0024】図4は、階調電圧とコモン電圧の両方を補

正する時の補正電圧の変化例を示している。印加電圧補正手段4は図4のグラフに従って階調電圧とコモン電圧を補正する。補正を行なうためには図3及び図4に示すような各階調電圧及びコモン電圧の走査バスラインの位置毎の補正データは記憶しておく必要がある。図5に示した請求項5に記載の印加電圧補正手段では、走査バスラインの各位置における補正階調電圧と補正コモン電圧をデジタルデータとして、階調電圧補正データ記憶手段561とコモン電圧補正データ記憶手段571に記憶しておき、走査位置算出手段55で算出した走査位置に応じて補正データを読み出し、アナログ信号に変換した後出力している。

【0025】しかし階調段階が多い場合には、走査バスラインに応じた補正階調電圧を全階調にわたって記憶したのでは、そのデータ量は膨大になり、大容量のメモリが必要になる。そこで記憶する補正階調電圧のデータ量を低減するようにした階調電圧出力部の態様が請求項6から9に示すものであり、その基本構成を示したのが図6から図9である。

【0026】請求項6に示す態様では、一部の補正階調電圧のみを記憶しておき、記憶されていない分については、読み出された補正階調電圧をアナログ信号に変換した後抵抗分圧によって生成する。請求項7に示す態様では、全階調のうち上位半分又は下位半分の補正階調電圧のみを記憶しておき、記憶されていない側の分については、読み出された補正階調電圧をアナログ信号に変換した後、ある基準電圧に対して反転することによって生成する。

【0027】請求項8と請求項9に示す態様では、全階調の上位半分又は下位半分のうちの更に一部の補正階調電圧のみを記憶しておく。そして請求項8の態様では、まず抵抗分圧した後に反転して全階調の補正データを生ずる。請求項9の態様では、逆に反転した後抵抗分圧する。白表示と黒表示の時の液晶セルへの印加電圧値は、走査バスラインの位置によって変化する。しかしそれぞれの位置において、各階調段階に相当する印加電圧の段階はほぼ一定の比率で変化するため、請求項6から9の態様のようにして途中の階調電圧を生成しても、充分良好な階調表示が可能である。

【0028】

【実施例】以下の実施例で説明するアクティブマトリクス型液晶装置の駆動回路は、図16に示す構成と同一の構成を有しており、階調電圧出力部1605及びコモン電圧出力部1604が従来と異なる。そのため以下の説明においては、この部分のみについて説明する。

【0029】図10は、図5の基本構成に対応する実施例の構成図であり、アクティブマトリクス型液晶パネルのデータバスラインの駆動に8階調のデジタルデータバスドライバを用いてコモン反転駆動する駆動回路を示している。図10において、105は走査位置算出用の

カウンタであり、垂直同期信号 (V_{sync}) により適当な初期値を読み込み、水平同期信号 (H_{sync}) をクロック信号として動作する。例えば液晶パネルが640ドット×480ラインのパネルであれば、9ビット出力のカウンタである。

【0030】1061は1061-0から1061-7までの8個のメモリで構成される補正データ記憶部であり、各メモリには対応する階調の補正電圧値 V_0 から V_7 が走査バスライン毎に記憶されている。カウンタ105からの走査位置を表わす位置データをアドレスに入力することにより、その位置での補正階調電圧 V_0 から V_7 が出力される。従って、もし640ドット×480ラインのパネルであれば、補正データ記憶部1061の各メモリは、9ビットアドレスのメモリである。

【0031】1062は補正データ記憶部1061から出力された各補正階調電圧 V_0 から V_7 をアナログ信号に変換するデジタル/アナログ変換部であり、8個のD/Aコンバータから構成される。1063はD/A変換部1062から出力されたアナログ信号をデータバスドライバに出力するための出力回路であり、8個の部分出力回路で構成される。各部分出力回路は、オペアンプ (OP) の反転増幅回路又は非反転増幅回路である。

【0032】1071から1073は、コモン電圧を生成する部分であり、階調電圧生成部と類似の構成を有する。すなわち、1071はコモン補正電圧 V_c を記憶するメモリであり、その出力はD/Aコンバータ1072でアナログ信号に変換された後、OPアンプによる出力回路1073を介して液晶パネルのコモン電極に印加される。

【0033】以上のように走査バスラインの走査位置に応じて、階調電圧及びコモン電圧が変化され、液晶パネルに印加される。図10からも明らかなように第一実施例においては、8階調の補正階調電圧を記憶するため、9ビットアドレスのメモリ1061-0から1061-7が8個設けられている。しかし8個のメモリを備えるのは空間的、コスト的に好ましくない。そこでメモリの数を減少させた実施例を以下に示す。

【0034】図11は、第一実施例における階調電圧出力部のメモリを減少させた第二実施例の構成を示す図であり、階調電圧出力部のみを示す。なお以下の実施例においても同様に、階調電圧出力部のみを示す。図11に示すように、第二実施例においては8階調の補正階調電圧のうち、1番目と8番目の電圧 V_0 と V_7 のみをメモリ1161-0と1161-7に記憶する。メモリ1161-0と1161-7の出力はD/Aコンバータ1162-0と1162-7によってアナログ信号に変換され、OPアンプによる増幅回路1180-0と1180-7に入力される。増幅回路1180-0と1180-7の出力は直列に接続された抵抗で構成される分圧器1164の両端に印加される。分圧器1164は、1番目

と8番目の階調電圧が印加されると途中の階調電圧を生成するように各抵抗値が定められており、8階調すべての階調電圧が生成される。このようにして生成された全階調の階調電圧 V_0 から V_7 は出力回路1163を介してデータバスドライバに出力される。

【0035】第三実施例の構成を図12に示す。図示のように、この実施例では、全階調のうち1番目から4番目までの階調の補正階調電圧 V_0 から V_3 を補正データ記憶部1261に記憶しておく。そしてD/A変換部1262でアナログ信号に変換した後、増幅部1280に入力する。そして反転部1265で、増幅部1280の出力を所定の基準電圧に対して反転し、残りの5番目から8番目の階調の補正電圧 V_4 から V_7 を生成し、出力回路1263から出力する。

【0036】第三実施例における非反転及び反転増幅器の例を図13の(a)と(b)に示す。これらはOPアンプを用いた通常非反転増幅器と反転増幅器である。

(a)の非反転増幅器では入力電圧に等しい出力電圧が得られる。(b)の反転増幅器ではOPアンプのプラス(+)入力端子の電圧レベルを設定することにより、この設定値に対して反転した出力が得られる。この非反転及び反転増幅器は他の実施例でも使用される。

【0037】第四実施例の構成を図14に示す。ここでは1番目と4番目の階調の補正階調電圧 V_0 と V_4 を補正データ記憶部1461に記憶しておき、その出力をD/A変換部1462でアナログ信号に変換する。その出力を増幅部1480で増幅した後、分圧部1466で抵抗分圧して2番目と3番目の補正階調電圧 V_1 と V_3 を生成する。このようにして生成された V_0 から V_7 を増幅部1481を通した後、反転部1467で反転して V_4 から V_7 を生成し、出力回路1463から出力する。

【0038】第五実施例の構成を図15に示す。ここでは1番目の階調の補正階調電圧のみをメモリ1561に記憶しておき、その出力をD/Aコンバータ1562でアナログ信号に変換する。そのアナログ信号を非反転増幅器1580を通した後、非反転増幅器1568-1と反転増幅器1568-2に入力し、 V_0 と V_7 を生成する。 V_0 と V_7 を抵抗分圧部1569の両端に印加することにより、 V_1 から V_6 を生成し、出力回路1563から出力する。

【0039】図15を図10と比べれば、補正階調電圧を記憶するメモリは、図10の構成では全階調分の8個必要であったが、図15の構成であれば1個でよいことがわかる。

【0040】

【発明の効果】以上説明したように、本発明によればアクティブマトリクス型液晶パネルのデータバスラインの駆動にデジタルデータドライバを用いた駆動において、走査ライン毎に液晶セルに印加される階調電圧とコモン電圧を変えて、視角特性などの様な、表示領域内の

位置で輝度変化が見られるような欠点の解決に効果を奏し、また、コモン電圧をも調整する事でデジタルデータドライバの耐圧をあげることなく補正可能な視角範囲が広がる。また、各実施例で示したメモリやD/Aコンバータを減らす工夫は比較的高価なD/Aコンバータを減らし、低価格化に効果がある。

【0041】これらの事により、本発明によれば画像表示画面全面で、視角特性による輝度変化がなく、正しい階調表示が得られる。

【図面の簡単な説明】

【図1】本発明のアクティブマトリクス型液晶パネル用駆動回路の原理構成を示す図である。

【図2】視角による輝度変化を補正するための液晶セル印加電圧の例を示す図である。

【図3】コモン電圧を一定(0V)とした時の補正階調電圧の変化の例を示す図である。

【図4】階調電圧とコモン電圧の両方を補正する時の補正電圧の変化例を示す図である。

【図5】本発明の印加電圧補正手段の第一の基本構成を示す図である。

【図6】階調電圧出力部の第二の基本構成を示す図である。

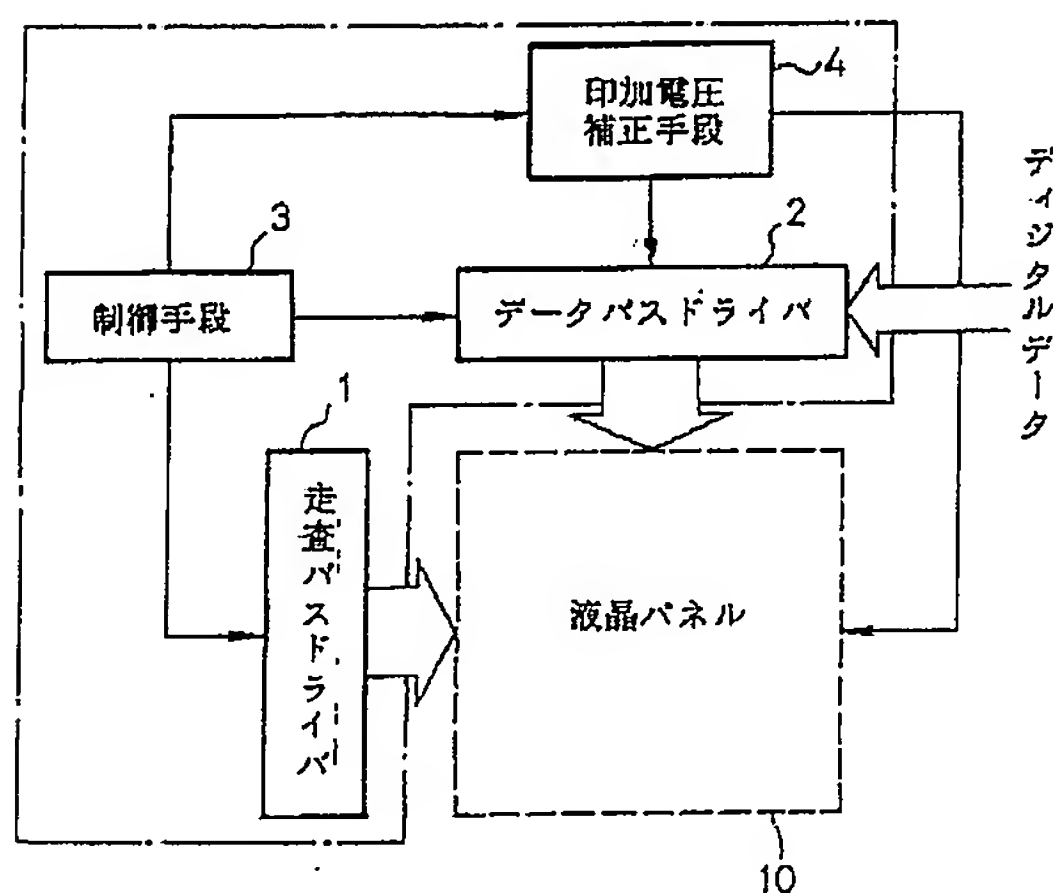
【図7】階調電圧出力部の第三の基本構成を示す図である。

【図8】階調電圧出力部の第四の基本構成を示す図である。

【図9】階調電圧出力部の第五の基本構成を示す図であ

【図1】

本発明の原理構成図



＊る。

【図10】第一実施例における印加電圧出力部の構成を示す図である。

【図11】第二実施例における階調電圧出力部の構成を示す図である。

【図12】第三実施例における階調電圧出力部の構成を示す図である。

【図13】第三実施例における非反転・反転増幅器の例を示す図である。

10 【図14】第四実施例における階調電圧出力部の構成を示す図である。

【図15】第五実施例における階調電圧出力部の構成を示す図である。

【図16】従来のアクティブマトリクス型液晶表示装置の構成を示す図である。

【図17】図16の液晶表示装置における印加電圧の例を示す図である。

【図18】パネル上の位置と視角の表現方法を示す図である。

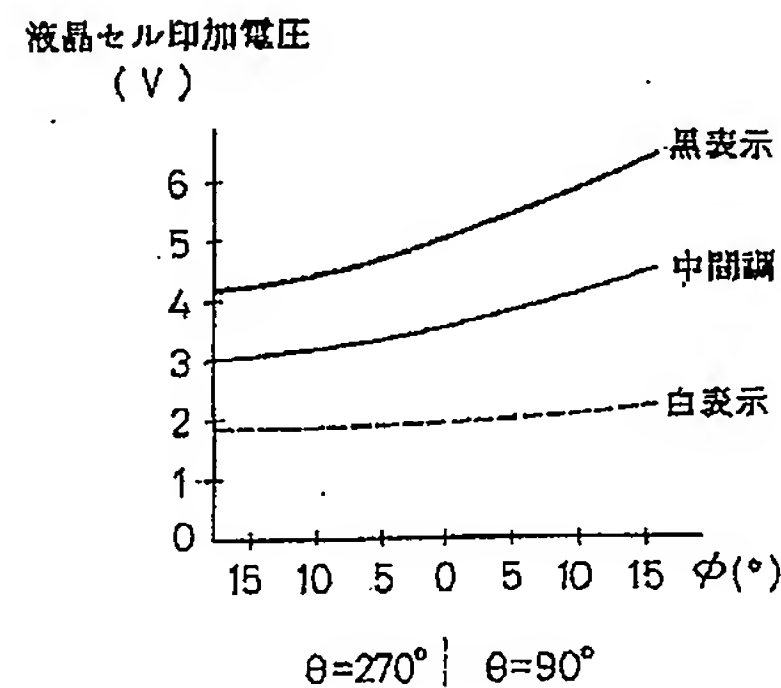
20 【図19】液晶パネルの視角特性の例を示す図である。

【符号の説明】

- 1…走査バスドライバ
- 2…データバスドライバ
- 3…制御手段
- 4…印加電圧補正手段
- 10…液晶パネル

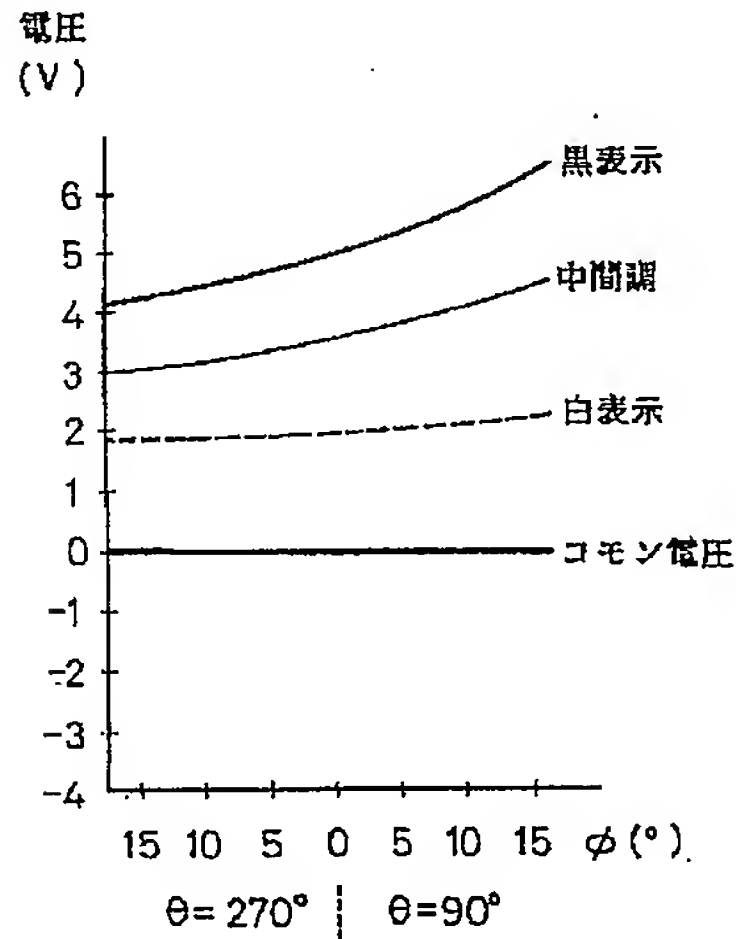
【図2】

視角による輝度変化を補正するための液晶セル印加電圧



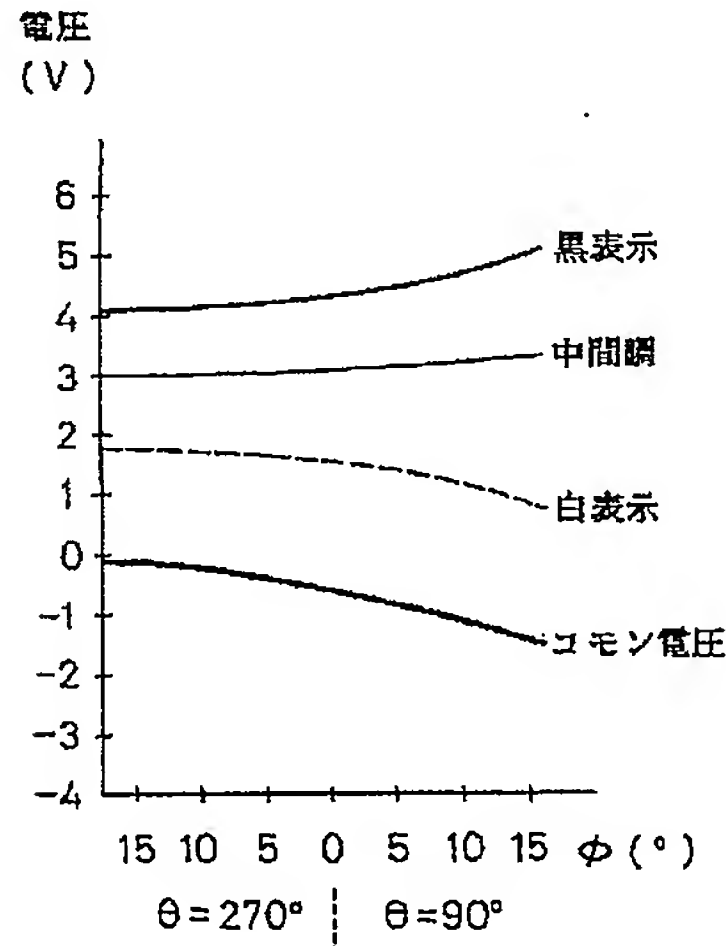
【図3】

コモン電圧を一定(0V)とした時の補正
階調電圧の変化



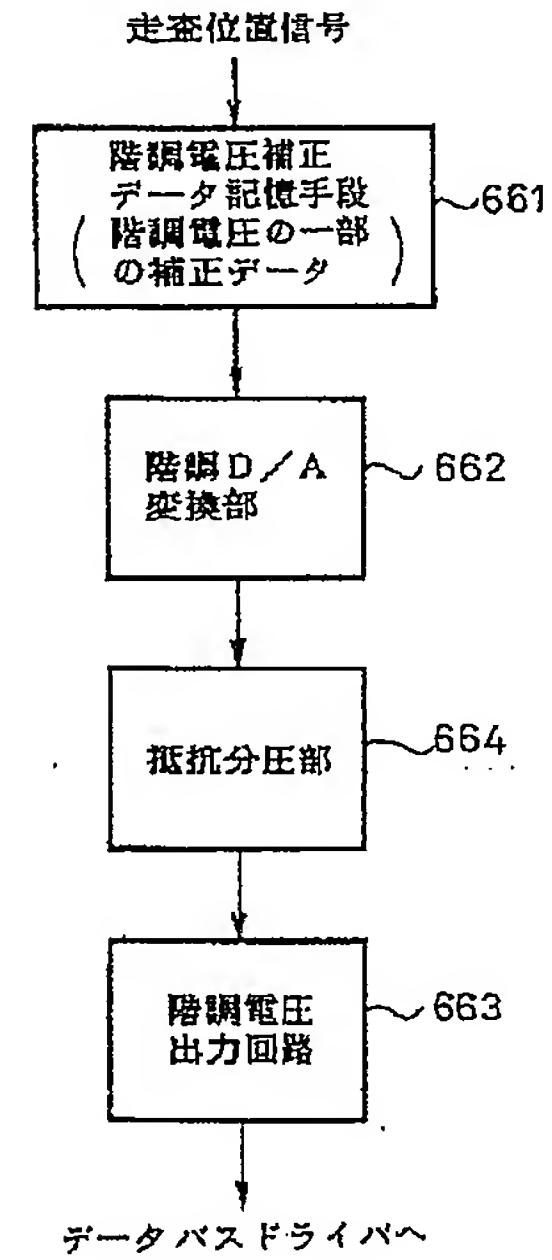
【図4】

階調電圧とコモン電圧の両方を補正する時の
補正電圧の変化例



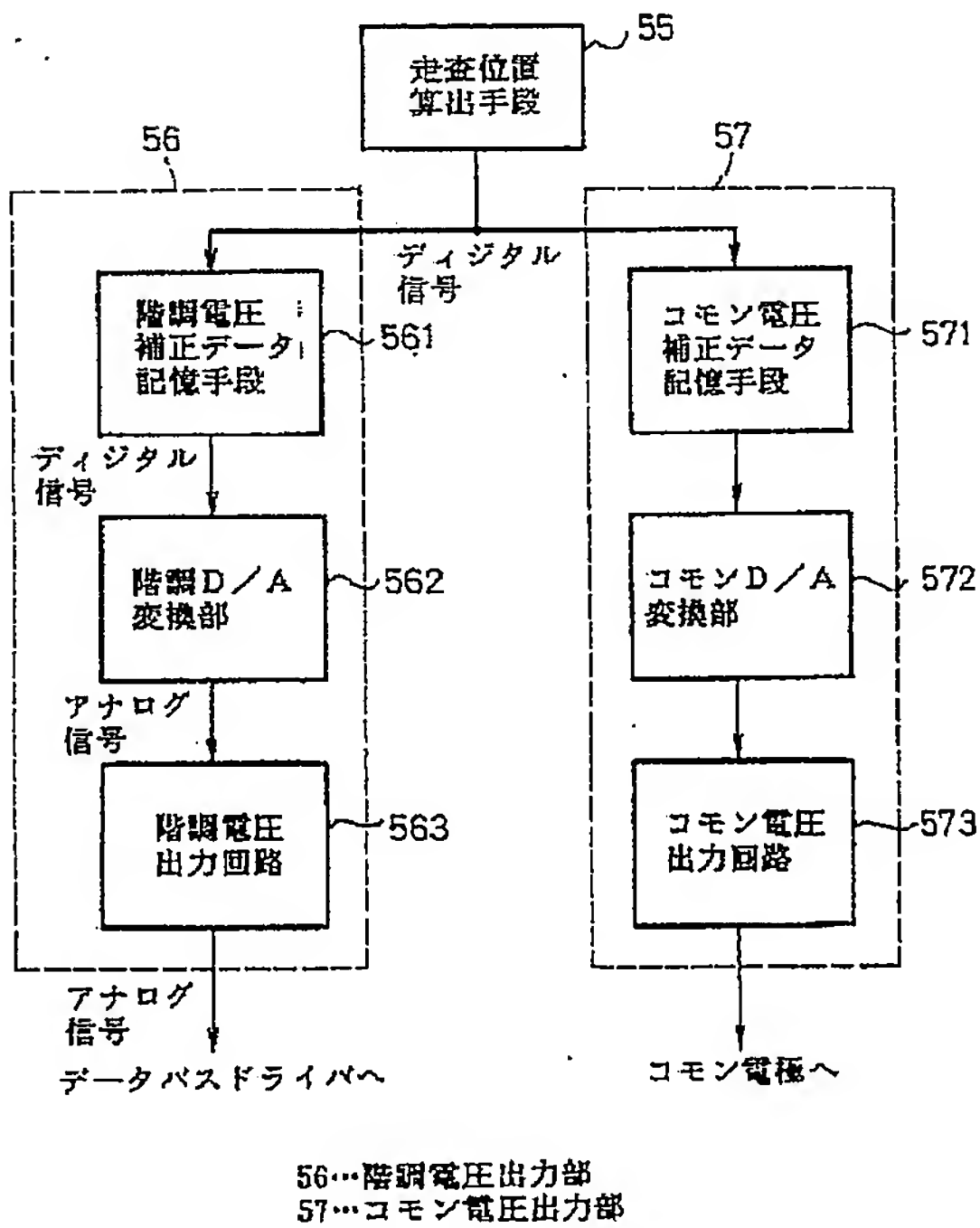
【図6】

階調電圧出力部の第二の基本構成



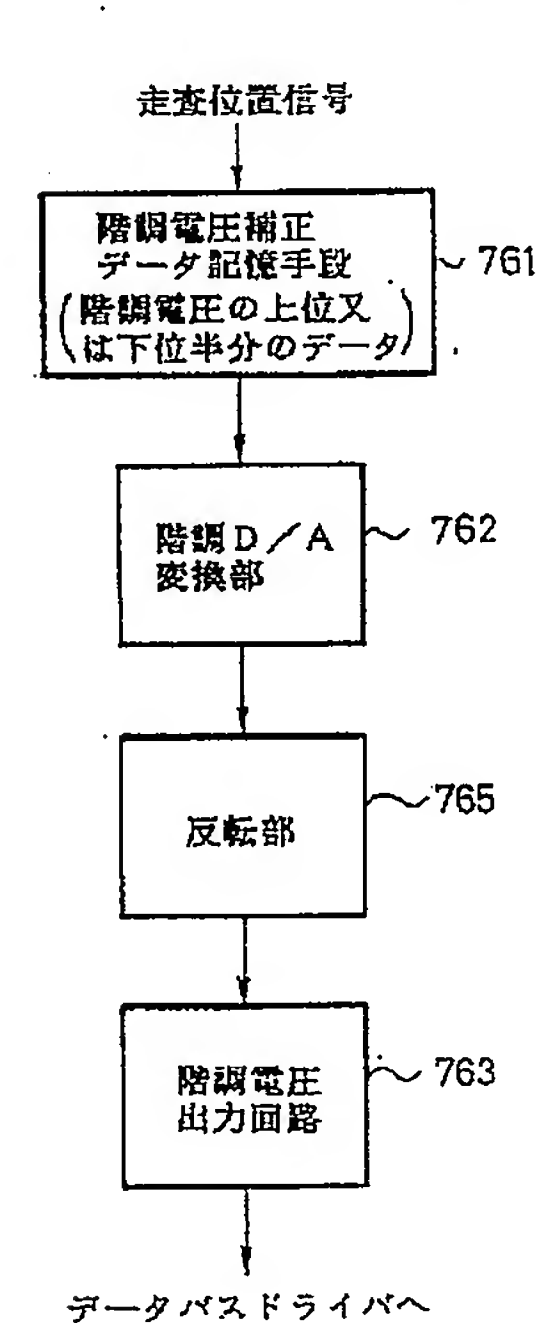
【図5】

本発明の印加電圧補正手段の第一の基本構成



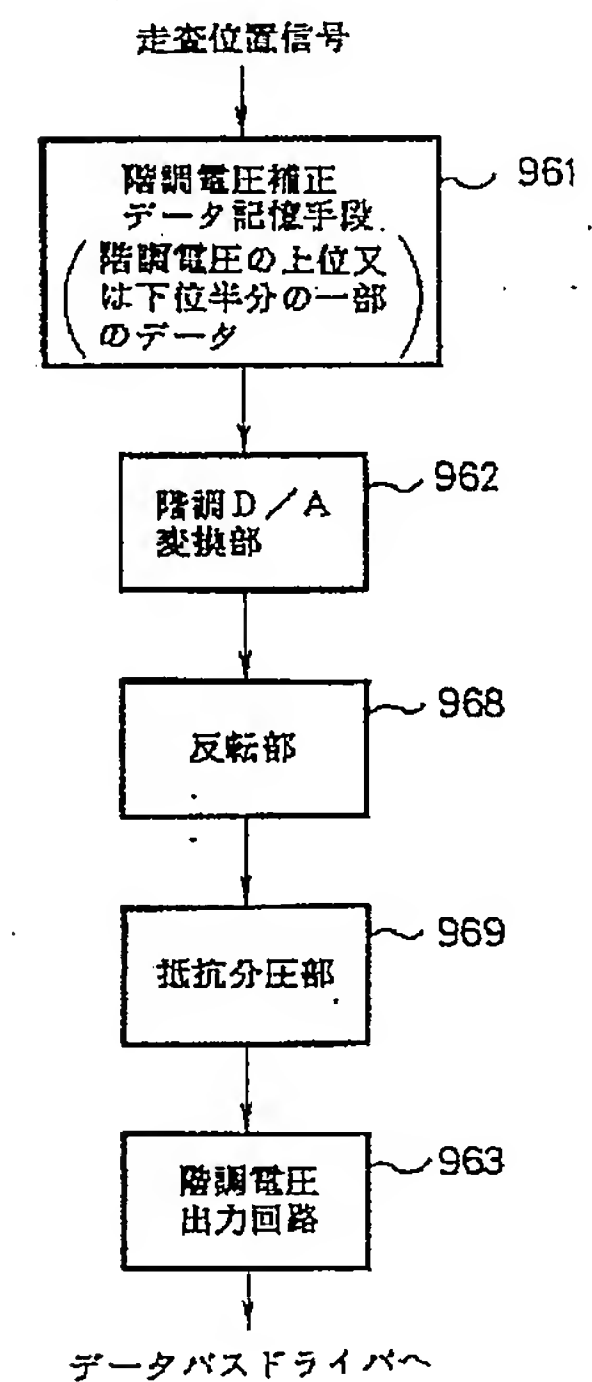
【図7】

階調電圧出力部の第三の基本構成



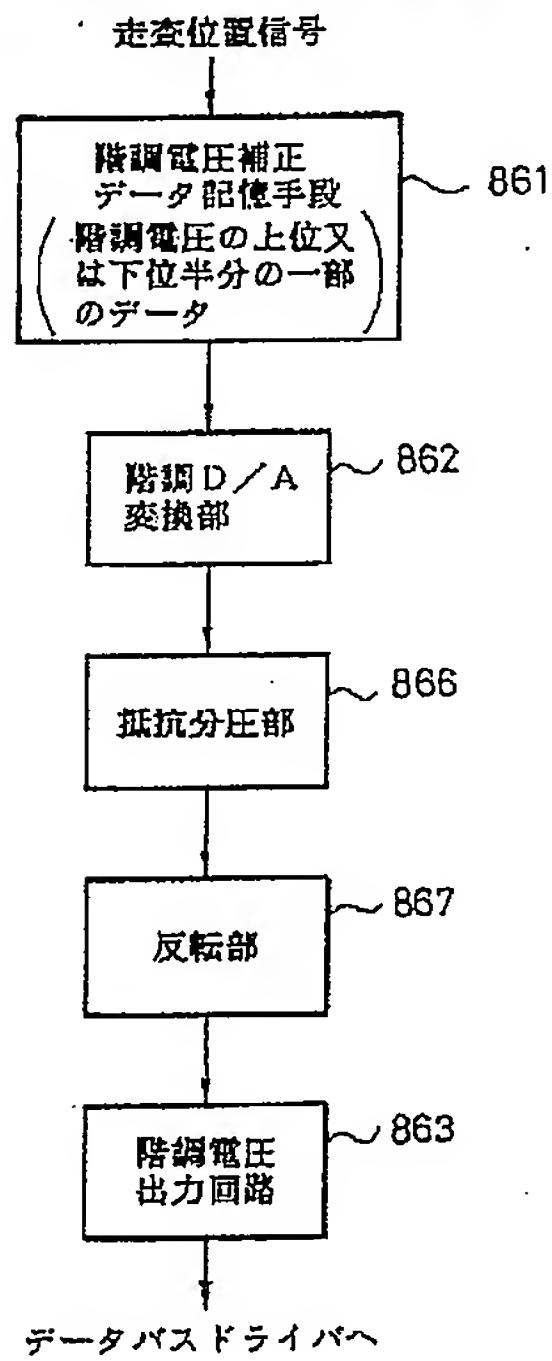
【図9】

階調電圧出力部の第五の基本構成



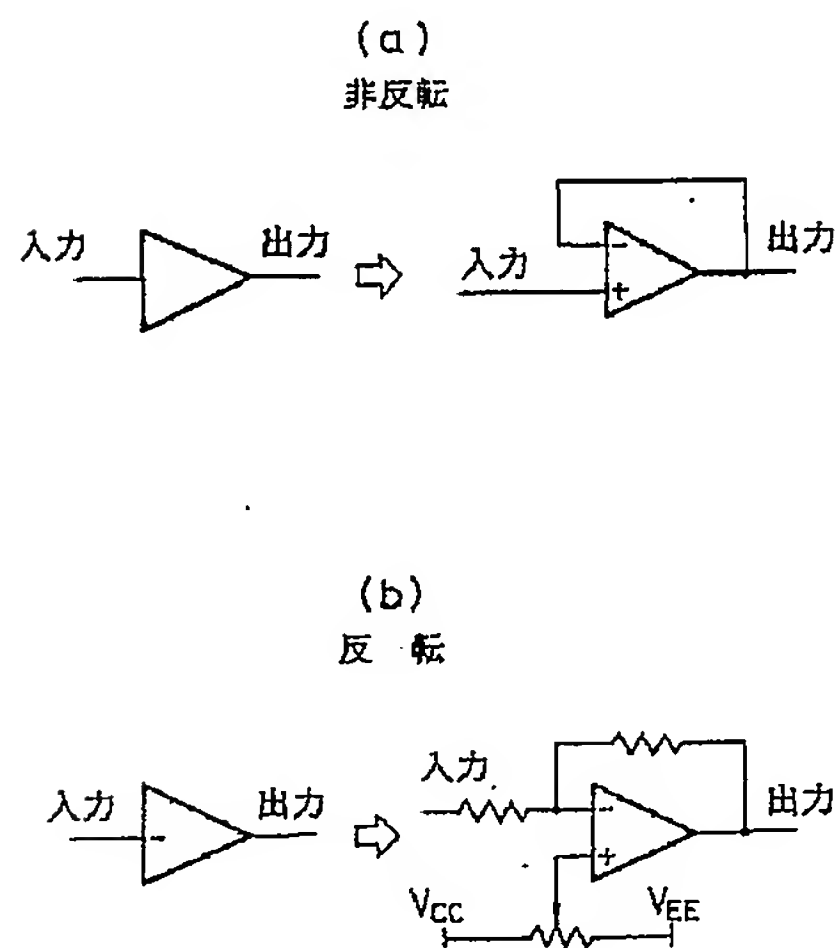
【図8】

階調電圧出力部の第四の基本構成



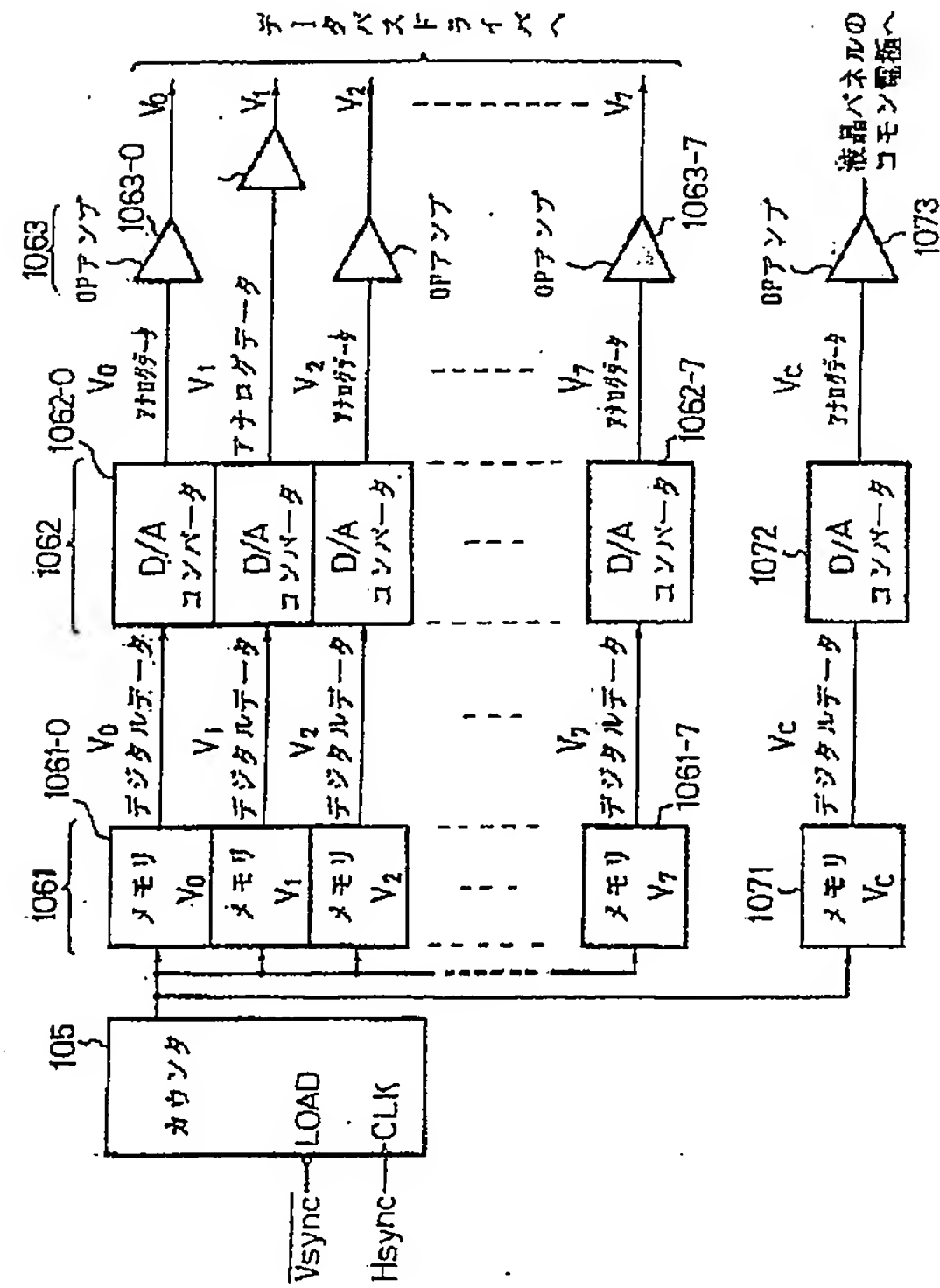
【図13】

第三実施例における非反転・反転増幅器の例



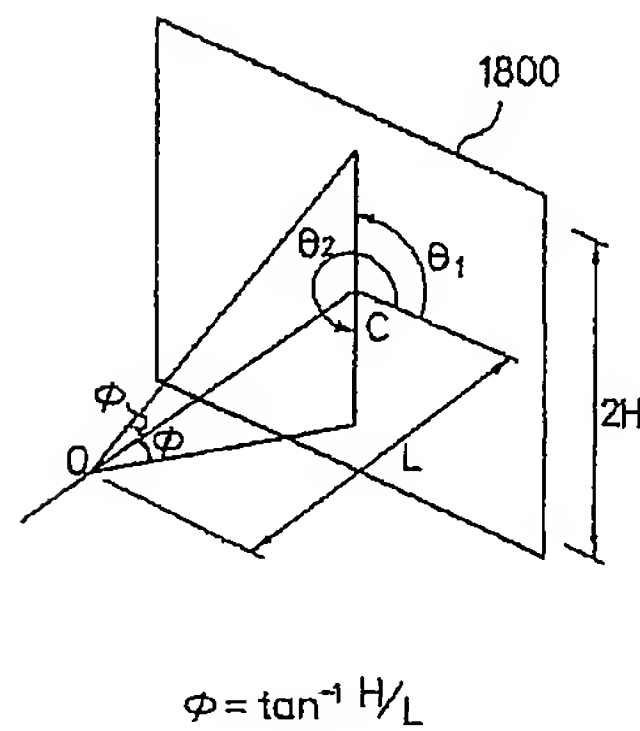
【図10】

第1実施例における印加電圧出力部の構成



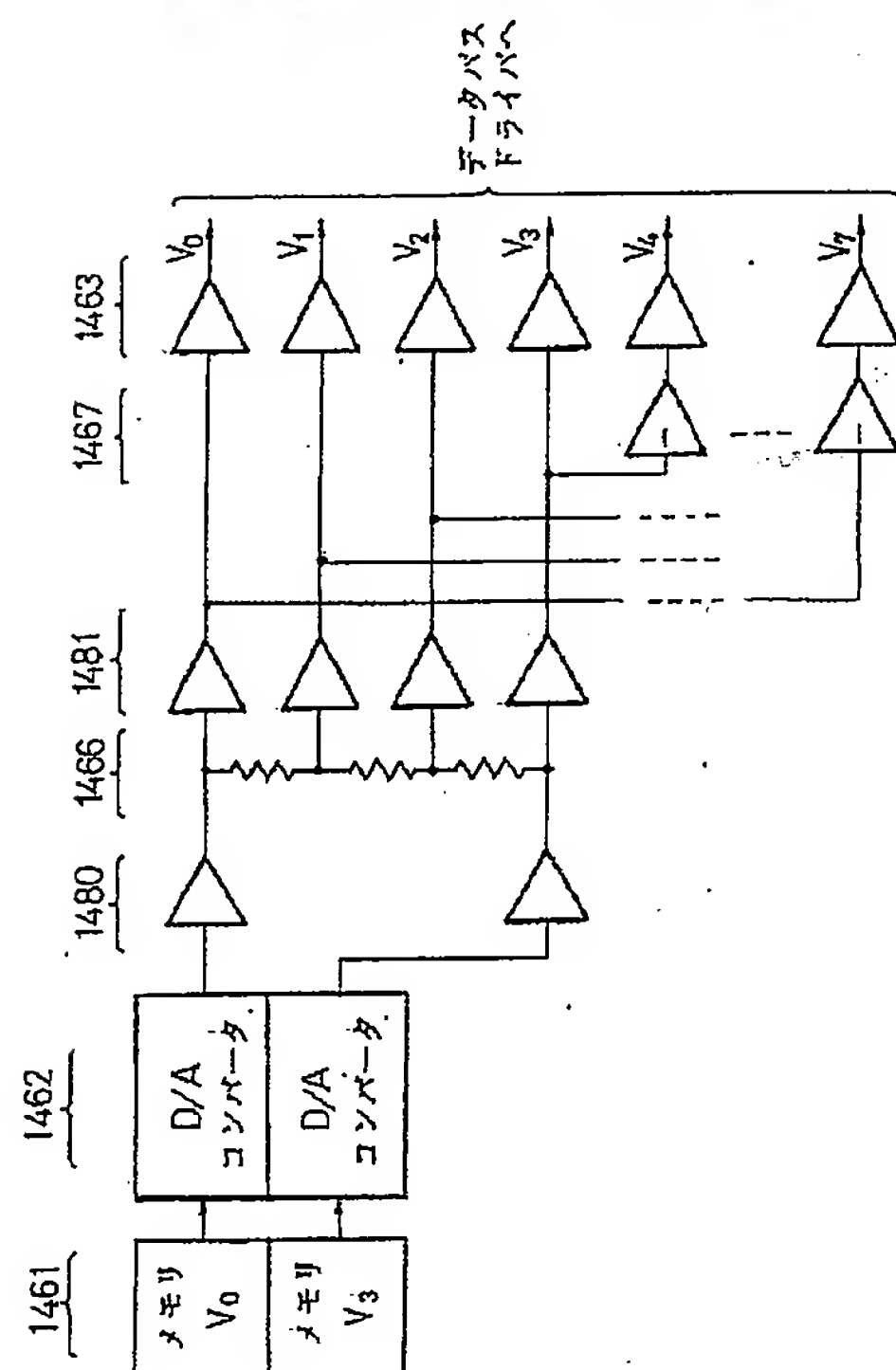
【図18】

パネル上の位置と視角の表現方法



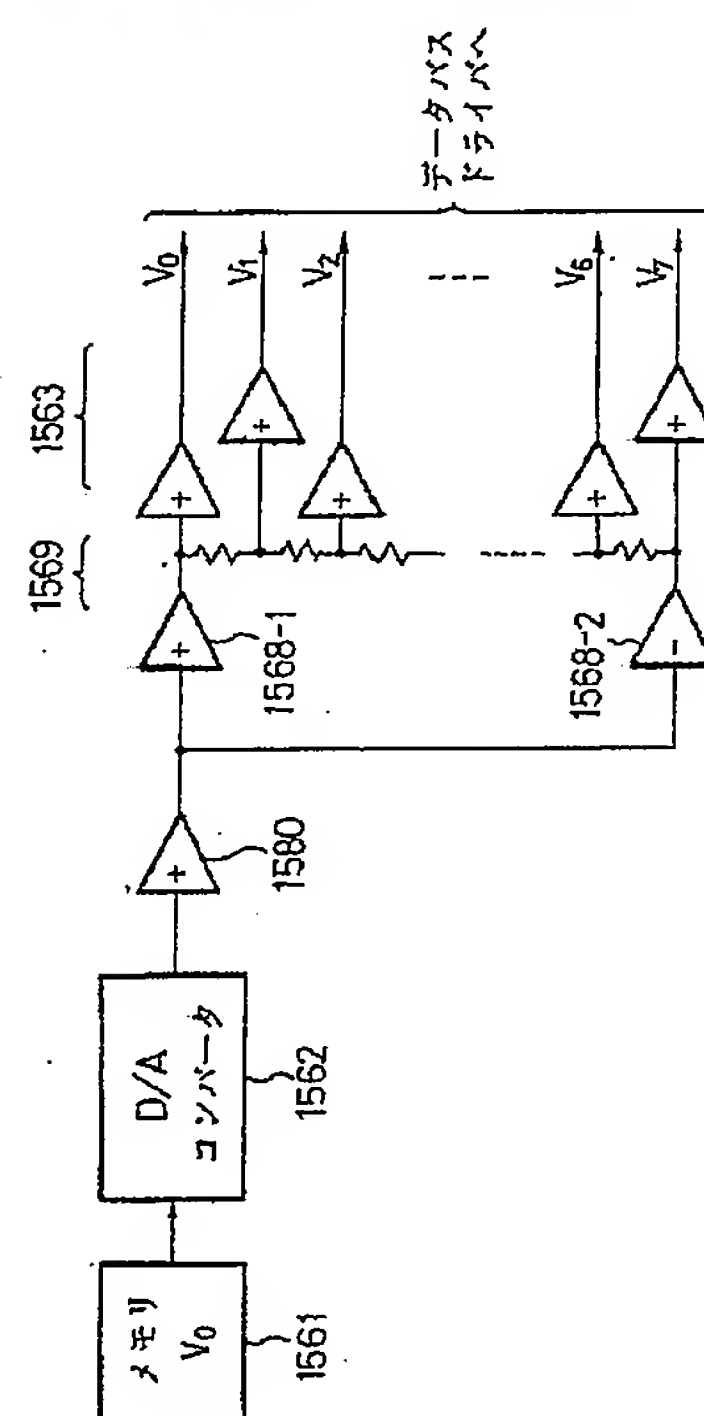
【図14】

第四実施例における階調電圧出力部の構成



【図15】

第五実施例における階調電圧出力部の構成



【図16】

従来のアクティブマトリクス液晶表示装置の構成

